

【特許請求の範囲】

【請求項1】 他の装置から送信されてくるトランスポートストリームを受信する受信装置において、前記トランスポートストリームを受信する受信手段と、前記受信手段により受信された前記トランスポートストリームから、所定のトランスポートストリームパケットを抽出する抽出手段と、前記抽出手段の抽出結果に基づいて、前記トランスポートストリームに含まれる個別情報を記憶する記憶手段と、前記記憶手段に前記個別情報が記憶された場合、所定の回路に電力が供給されるように制御信号を送信する送信手段と、前記送信手段により送信されてきた前記制御信号に基づいて、前記所定の回路に対する電力の供給を制御する制御手段とを備えることを特徴とする受信装置。

【請求項2】 前記送信手段により送信されてきた前記制御信号の種類を判定する判定手段をさらに備えることを特徴とする請求項1に記載の受信装置。

【請求項3】 前記所定の回路は、前記記憶手段に記憶された前記個別情報に対応する処理を実行することを特徴とする請求項1に記載の受信装置。

【請求項4】 他の装置から送信されてくるトランスポートストリームを受信する受信装置の電源制御方法において、前記トランスポートストリームを受信する受信手段と、

前記受信手段の処理により受信された前記トランスポートストリームから、所定のトランスポートストリームパケットを抽出する抽出手段と、

前記抽出手段の抽出結果に基づいて、前記トランスポートストリームに含まれる個別情報の記憶を制御する記憶制御手段と、前記記憶制御手段の処理で前記個別情報の記憶が制御された場合、所定の回路に電力が供給されるように制御信号を送信する送信手段と、

前記送信手段の処理により送信されてきた前記制御信号に基づいて、前記所定の回路に対する電力の供給を制御する制御手段とを含むことを特徴とする電源制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、受信装置および電源制御方法に関し、特に、待機電力を極力低減するようにした受信装置および電源制御方法に関する。

【0002】

【従来の技術】 近年、デジタル衛星放送が普及しつつある。デジタル衛星放送は、既存のアナログ放送に比べて高品質の信号を伝送することが可能であるとともに、多チャンネル化が図られている。このようなデジタル衛星

放送では、スポーツ、映画、音楽、ニュース等の専門チャンネルが複数用意されており、その複数の専門チャンネルの中からユーザが契約したチャンネルのみが、ユーザの受信装置により受信される。

【0003】

【発明が解決しようとする課題】 ところで、ユーザが契約したチャンネルを受信（限定受信）するためには、送信側から送信されてくる各ユーザーに個有の個別情報（EMM: Entitlement Management Message）を受信し、予め、受信装置に記憶しておく必要がある。

【0004】 すなわち、従来の受信装置では、アンテナで受信された電波が、高周波部で、增幅および周波数変換され、さらに、周波数変換されたデータが、DSP (Digital Signal Processor) で、PSK復調や誤り訂正などの必要な処理が施される。この高周波部とDSPは、通常、1つのシールドケースに収められており、フロントエンド部と称される。そして、フロントエンド部から出力されたトランスポートストリームは、デマルチブレクサで、オーディオデータ、ビデオデータ、および、番組仕様情報などに分離されるとともに、所望のEMMが受信されたのか否かの判定が行われ、所望のものが受信されたと判定された場合、そのEMMが記憶される。

【0005】 従って、受信装置は、いつ送信されてくるかわからぬEMMを受信するために、常に、電源オン（通電）の状態とされ、また、そのEMMが所望のものであるのか否かを判定するために、デマルチブレクサなどの回路を動作させる必要があり、待機状態においても、大きな電力（待機電力）が消費される課題があった。

【0006】 そこで、例えば、特開平11-317713号公報には、送信側で、EMMを送信する予定時刻を記述したEMMの送信予定情報を送信するようにし、受信側で、受信したEMMの送信予定情報を解析し、自分宛てのEMMの送信時刻を記憶することが開示されている。これにより、番組非視聴時には、CPU (Central Processing Unit) 以外の電源をオフにすることができる、待機電力を最小限にことができる。

【0007】 しかしながら、この手法の場合、既存の送信装置に、EMMの送信予定情報を生成する機能を追加しなければならず、コストが高くなる課題があった。

【0008】 本発明はこのような状況に鑑みてなされたものであり、低コストで、かつ容易に、待機電力を低減することができるようとするものである。

【0009】

【課題を解決するための手段】 本発明の受信装置は、トランスポートストリームを受信する受信手段と、受信手段により受信されたトランスポートストリームから、所定のトランスポートストリームパケットを抽出する抽出手段と、抽出手段の抽出結果に基づいて、トランスポートストリームに含まれる個別情報を記憶する記憶手段と、記憶手段に個別情報を記憶された場合、所定の回路

に電力が供給されるように制御信号を送信する送信手段と、送信手段により送信されてきた制御信号に基づいて、所定の回路に対する電力の供給を制御する制御手段とを備えることを特徴とする。

【0010】本発明の受信装置は、送信手段により送信されてきた制御信号の種類を判定する判定手段をさらに設けるようにすることができる。

【0011】前記所定の回路は、記憶手段に記憶された個別情報に対応する処理を実行するようにすることができる。

【0012】本発明の電源制御方法は、トランスポートストリームを受信する受信ステップと、受信ステップの処理により受信されたトランスポートストリームから、所定のトランスポートストリームパケットを抽出する抽出ステップと、抽出ステップでの抽出結果に基づいて、トランスポートストリームに含まれる個別情報の記憶を制御する記憶制御ステップと、記憶制御ステップの処理で個別情報の記憶が制御された場合、所定の回路に電力が供給されるように制御信号を送信する送信ステップと、送信ステップの処理により送信されてきた制御信号に基づいて、所定の回路に対する電力の供給を制御する制御ステップとを含むことを特徴とする。

【0013】本発明の受信装置および電源制御方法においては、トランスポートストリームが受信され、受信されたトランスポートストリームから、所定のトランスポートストリームパケットが抽出される。その抽出されたトランスポートストリームに含まれる個別情報が記憶された場合、所定の回路への電力の供給が制御される。

【0014】

【発明の実施の形態】図1は、本発明に係る受信装置の一実施の形態の構成を示すブロック図である。受信装置は、フロントエンド部2、ヒューマンインターフェース(HI: Human-Interface)マイクロコンピュータ3、およびバックエンド部4で構成されている。

【0015】アンテナ1は、図示せぬ送信装置より通信衛星を介して送信されてくるCS(Communications Satellite)波を受信する。RF(Radio Frequency)フロントエンド部11は、アンテナ1で受信された放送信号(例えば、MPEG2(Moving Picture Experts Group 2)方式で圧縮符号化された映像信号および音声信号)のIF(Intermediate Frequency)信号を増幅し、さらに、周波数変換し、I/Q復調回路12に供給する。I/Q復調回路12は、入力された放送信号を直交検波し、検波されたI信号とQ信号を、A/D(Analog to Digital)コンバータ13に供給する。A/Dコンバータ13は、入力されたI信号とQ信号をA/D変換し、デジタルシンギナルプロセッサ(DSP: Digital Signal Processor)14に供給する。

【0016】メモリ14aを有するDSP14は、EMM待ち受け受信状態において、入力されたデジタルデータに対

して、PSK(Phase-Shift Keying)復調処理やエラー訂正処理、さらにはフィルタ処理などの所定の処理を施し、MPEGトランスポートストリーム(以下、MPEG TSと記述する)の中から、自分宛てのMPEGトランスポートストリームパケット(以下、MPEG TSパケットと記述する)が存在するのか否かを判定し、自分宛てのMPEG TSパケットがあると判定した場合、そのMPEG TSパケットを抽出する。

【0017】DSP14はまた、抽出されたMPEG TSパケットにEMMが含まれているのか否かを判定し、EMMが含まれていると判定した場合、そのEMMをメモリ14aに記憶した後、HIマイクロコンピュータ3に制御信号(起動信号)を供給する。DSP14は、さらに、通常受信状態において、入力されたデジタルデータに対して、PSK復調処理やエラー訂正処理などを施し、MPEG TSを出力する。MPEG TSは、それがスクランブルされていない場合、スイッチ21の端子aを介して、デマルチブレクサ24に直接出力され、スクランブルされている場合、一旦、デスクランブル22に出力される。

【0018】これら、RFフロントエンド部11乃至DSP14は、1つのシールドケースに収められており、フロントエンド部2を構成している。

【0019】HIマイクロコンピュータ3は、DSP14からの制御信号(起動信号)、ユーザにより図示せぬ赤外線リモートコマンダ(以下、赤外線リモコンと記述する)が操作されることにより送信されてくる赤外線コマンド、または、ユーザによりフロントパネルスイッチが操作されることにより発せられる起動信号に基づいて、バックエンド部4の本体の電源スイッチ(主電源)をオンにする。HIマイクロコンピュータ3はまた、メインマイクロコンピュータ23に対して、フロントエンド部2からの制御信号であるのか、または、それ以外の制御信号(ユーザからの指令)であるのか否かを通知する。

【0020】スイッチ21は、メインマイクロコンピュータ23の制御に基づいて、スクランブルされていないMPEG TSパケット(EMM, ECM(Entitlement Control Message)、番組仕様情報、番組表データなどのパケット)をデマルチブレクサ24に供給するとき、端子aを選択するように切り替えられ、デスクランブル22でデスクランブルされたMPEG TSパケット(ビデオパケットやオーディオパケット)をデマルチブレクサ24に供給するとき、端子bを選択するように切り替えられる。

【0021】デマルチブレクサ24は、スイッチ21を介して、DSP14またはデスクランブル22から供給されるMPEG TSをデマルチブレクサ24に供給し、ビデオデータをビデオデコーダ25に、オーディオデータをオーディオデコーダ27に、EMM, ECM, 番組仕様情報データ、番組表データなどをメインマイクロコンピュータ23に、それぞれ供給する。

【0022】メインマイクロコンピュータ23は、EMM

を、内蔵するメモリに記憶されている自分自身の個別鍵で復号し、ワーク鍵と契約情報を抽出するとともに、そのワーク鍵を用いてECMを復号し、契約情報とスクランブル鍵を抽出する。デスクランブル22は、そのスクランブル鍵を用いて、DSP14から供給されるMPEG TSのビデオデータとオーディオデータをデスクランブルし、スイッチ21の端子bを介してデマルチブレクサ24に出力する。

【0023】メインマイクロコンピュータ23はまた、HIマイクロコンピュータ3の制御に基づいて、バックエンド部4のスイッチ21、デスクランブル22、デマルチブレクサ24、ビデオデコーダ25、オンスクリーンディスプレイ(OSD: On Screen Display)回路26、および、オーディオデコーダ27を、それぞれ制御する。

【0024】ビデオデコーダ25は、メインマイクロコンピュータ23の制御に基づいて、デマルチブレクサ24より供給されるビデオデータをデコード処理し、オンスクリーンディスプレイ回路26に出力する。オンスクリーンディスプレイ回路26は、メインマイクロコンピュータ23の制御に基づいて、番組表データなどの情報を対応する画像データに変換し、ビデオデコーダ25から供給される画像データに重畠して、得られたビデオ信号をモニタ(図示せず)に出力する。オーディオデコーダ27は、メインマイクロコンピュータ23の制御に基づいて、デマルチブレクサ24より供給されるオーディオデータをデコード処理して、得られたオーディオ信号をスピーカ(図示せず)に出力する。

【0025】これらのスイッチ21乃至オーディオデコーダ27は、1つのシールドケースに収められており、バックエンド部4を構成している。バックエンド部4は、HIマイクロコンピュータ3により電源が管理されており、ユーザにより電源オンが指令されたとき、または、待機状態において、DSP14で所望のEMMが抽出されたとき、その電源スイッチがオンされるが、それ以外は、オフの状態とされる。

【0026】次に、図2のフローチャートを参照して、図1に示された受信装置の待ち受け受信処理について説明する。

【0027】ステップS1において、フロントエンド部2(常に通電状態とされている)のDSP14は、A/Dコンバータ13から供給されるデータをモニタし、アンテナ1でデータが受信されたのか否かを判定する。すなわち、RFフロントエンド部11は、アンテナ1より入力されたIP信号を周波数変換し、I/Q復調回路12に出力する。I/Q復調回路12は、入力された信号からI信号とQ信号を復調し、A/Dコンバータ13を介してDSP14に出力する。DSP14は、A/Dコンバータ13の出力から、この判定処理を行う。

【0028】ステップS1において、データが受信されていないと判定された場合、データが受信されたと判定

されるまで待機する。そして、データが受信されると、ステップS2に進み、DSP14は、入力されたデジタルデータに対して、PSK復調を行う。ステップS3において、DSP14は、ステップS2の処理でPSK復調されたデジタルデータに対して、誤り訂正処理を施す。

【0029】ステップS4において、DSP14は、ステップS2、S3の処理でPSK復調および誤り訂正処理されたデジタルデータに対して、フィルタ処理を施すことにより、自分宛てのMPEG TSパケットを抽出する。

【0030】ここで、図3を参照して、フィルタ処理について説明する。MPEG TSは、複数のTSパケットTSP1乃至TSPnで構成されている。同図に示されるように、188バイトからなるTSパケットの先頭から4バイトは、TSパケットヘッダとされ、残りの184バイトはTSペイロードとされる。

【0031】TSパケットヘッダには、13ビットのパケットID(PID)や2ビットのTSペイロードのスクランブルの有無(TSスクランブル制御)情報などが配置され、TSペイロードには、ビデオデータ、オーディオデータ、番組表、番組番号を含む共通情報(ECM)、またはEMMなどが配置されている。DSP14は、各TSパケットのTSパケットヘッダに配置されているPIDを解析し、自分宛てのデータ(TSペイロード)が配置されているTSパケットだけを抽出する(PIDフィルタ処理)。DSP14はさらに、抽出された自分宛てのTSパケットをつなげてセクション単位にし、EMMが含まれているセクションだけを抽出する(セクションフィルタ処理)。

【0032】図2に戻って、ステップS5において、DSP14は、ステップS4の処理により目的のデータ(EMM)が抽出されたのか否かを判定し、目的のデータが抽出されていないと判定した場合、ステップS1に戻り、上述した処理を繰り返す。そして、ステップS5において、目的のデータが抽出されたと判定された場合、ステップS6に進み、DSP14は、内蔵するメモリ14aに、ステップS4の処理で抽出されたEMMを記憶する。

【0033】ステップS7において、DSP14は、HIマイクロコンピュータ3に起動信号を送信する。HIマイクロコンピュータ3は、ステップS7の処理で送信してきた起動信号に基づいて、バックエンド部4(待ち受け状態のとき、電源は供給されていない)に電力を供給し、メインマイクロコンピュータ23を起動する。ステップS8において、メインマイクロコンピュータ23は、処理を開始する。

【0034】ここで、図4のフローチャートを参照して、メインマイクロコンピュータ23の処理について説明する。

【0035】ステップS21において、メインマイクロコンピュータ23は、起動信号が受信されたのか否かを判定し、起動信号が受信されていないと判定した場合、起動信号が受信されるまで待機する。そして、起動信号

が受信されると、ステップS22に進み、メインマイクロコンピュータ23は、HIマイクロコンピュータ3（常に通電されている）と通信し、起動信号の送信元を問い合わせる。

【0036】ステップS23において、メインマイクロコンピュータ23は、ステップS22の処理での通信結果から、フロントエンド部2からの起動であるのか否かを判定し、フロントエンド部2からの起動であると判定した場合、ステップS24に進む。ステップS24において、メインマイクロコンピュータ23は、HIマイクロコンピュータ3を制御し、フロントエンド部2のDSP14のメモリ14aに蓄積されているデータを読み出すように設定する。

【0037】ステップS25において、メインマイクロコンピュータ23は、HIマイクロコンピュータ3を介してDSP14を制御し、メモリ14aに記憶されているデータ（EMM）を読み出させる。ステップS26において、メインマイクロコンピュータ23は、ステップS25の処理で読み出されたEMMを個別鍵で復号し、ワーク鍵および契約情報を抽出し、内部のメモリに記憶させる。これにより、契約番組の放送データを受信することが可能となる。

【0038】ステップS23において、フロントエンド部2からの起動ではないと判定された場合、ステップS27に進み、メインマイクロコンピュータ23は、さらに、赤外線リモコンまたはフロントパネルスイッチからの起動であるのか否か、すなわち、ユーザにより、電源オンが指令されたのか否かを判定し、赤外線リモコンまたはフロントパネルスイッチからの起動であると判定した場合、ステップS28に進む。

【0039】ステップS28において、メインマイクロコンピュータ23は、HIマイクロコンピュータ3に対して、メモリ14aにデータが蓄積されているのか否かを問い合わせる。ステップS29において、メインマイクロコンピュータ23は、DSP14のメモリ14aにデータが蓄積されているのか否か、すなわち、ステップS28の処理での問い合わせに対して、HIマイクロコンピュータ3から、データが蓄積されているというレスポンスを受信したのか否かを判定する。ステップS29において、データが蓄積されていると判定された場合、ステップS30に進み、メインマイクロコンピュータ23は、HIマイクロコンピュータ3に対して、メモリ14aに蓄積されているデータを出力するように設定する。

【0040】ステップS31において、メインマイクロコンピュータ23は、HIマイクロコンピュータ3を制御し、DSP14を介してメモリ14aに記憶されているデータ（EMM）を読み出せる。ステップS32において、メインマイクロコンピュータ23は、ステップS31の処理で読み出されたEMMを個別鍵で復号し、ワーク鍵および契約情報を抽出し、内部のメモリに記憶させ

る。

【0041】ステップS27において、赤外線リモコンまたはフロントパネルスイッチからの起動ではないと判定された場合、すなわち、例えば、コンセントを差してバックエンド部4の電源が直接オンされた場合、または、ステップS29において、データが蓄積されていないと判定された場合、ステップS33に進む。

10

【0042】ステップS27、S29、または、ステップS32の処理の後、ステップS33において、メインマイクロコンピュータ23は、HIマイクロコンピュータ3を介してDSP14を制御し、通常の番組受信処理を行わせる。

【0043】ここで、図5のフローチャートを参照して、通常の番組受信処理について説明する。

【0044】ステップS51において、DSP14は、入力されたデジタルデータに対して、PSK復調を行う。ステップS52において、DSP14は、ステップS51の処理でPSK復調されたデジタルデータに対して、誤り訂正処理を施す。

20

【0045】ステップS53において、DSP14は、ステップS51、S52の処理でPSK復調および誤り訂正処理されたMPEG TSをバックエンド部4に出力する。

【0046】MPEG TSは、それがスクランブルされていない場合、スイッチ21の端子aを介してデマルチブレクサ24に供給される。一方、MPEG TSは、それがスクランブルされている場合、スイッチ21の端子bを介してデスクランブル22に供給され、スクランブル鍵で復号され、デマルチブレクサ24に供給される。

30

【0047】なお、図3に示されるように、MPEG TSのTSパケットヘッダに配置されているTSスクランブル制御情報を解析すれば、そのMPEG TSパケットがスクランブルされているのか否かがわかる。また、スクランブル鍵は、メインマイクロコンピュータ23が、EMMを個別鍵で復号して得たワーク鍵を用いてECMを復号して得たものである。

40

【0048】デマルチブレクサ24は、供給されたMPEG TSをデマルチブレクサ処理し、ビデオデータをビデオデコーダ25に、オーディオデータをオーディオデコーダ27に、EMM、ECM、番組仕様情報データ、番組表データなどをメインマイクロコンピュータ23に、それぞれ供給する。ビデオデコーダ25は、デマルチブレクサ24より供給されたビデオデータをデコード処理し、オンスクリーンディスプレイ回路26に出力する。オンスクリーンディスプレイ回路26は、番組表データを対応する画像データに変換し、ビデオデコーダ25から供給される画像データに重畠して、得られたビデオ信号を出力する。オーディオデコーダ27は、デマルチブレクサ24より供給されたオーディオデータをデコード処理して、得られたオーディオ信号を出力する。その後、処理は、図3のステップS34にリターンする。

50

【0049】図4のステップS34において、メインマイクロコンピュータ23は、HIマイクロコンピュータ3からの指令に基づいて、バックエンド部4の電源オフが指令されたのか否か、すなわち、ユーザにより、赤外線リモコンまたはフロントパネルスイッチが操作されることにより、受信装置の電源をオフするコマンドがHIマイクロコンピュータ3より送信されてきたのか否かを判定し、未だ電源のオフが指令されないと判定した場合、ステップS33に戻り、通常の受信処理を繰り返す。そして、ステップS34において、電源オフが指令されたと判定された場合、ステップS35に進む。

【0050】ステップS26、またはステップS34の処理の後、ステップS35において、メインマイクロコンピュータ23は、HIマイクロコンピュータ3に対して、次のEMMを待ち受けするように設定する。ステップS36において、メインマイクロコンピュータ23は、HIマイクロコンピュータ3に対して、バックエンド部4の電源オフを指令し、処理は、図2のステップS9にリターンする。

【0051】図2のステップS9において、HIマイクロコンピュータ3は、メインマイクロコンピュータ23より、バックエンド部4の電源をオフする要求（コマンド）を受信したのか否かを判定し、未だ電源をオフする要求を受信していないと判定した場合、ステップS9において、バックエンド部4の電源をオフする要求を受信したと判定されるまで待機する。そして、バックエンド部4の電源をオフする要求が受信されると、ステップS10に進み、HIマイクロコンピュータ3は、バックエンド部4に供給していた電力の供給を停止し、ステップS1に戻り、上述した処理を繰り返す。

【0052】以上のように、待機状態（主電源がオフの状態）においては、フロントエンド部2とHIマイクロコンピュータ3のみが通電され、DSP14で自分宛てのEMMが抽出されたとき、HIマイクロコンピュータ3によりバックエンド部4の電源がオンされる。これにより、待機*

*電力を極力低減させることができる。なお、バックエンド部4への電力の供給の停止は、電力そのものを実際に供給しないようにしてもよいが、クロックの供給を停止することで、実質的に電力の供給を停止させるようにしてもよい。

【0053】また、以上においては、自分宛てのEMMが抽出される毎に、バックエンド部4に起動信号を送信するようにしたが、本発明はこれに限らず、例えば、メモリ14aにEMMを逐次蓄積し、その容量が所定量を超えたときに、バックエンド部4に起動信号を送信するようにしてもよい。

【0054】

【発明の効果】以上のように、本発明の受信装置および電源制御方法によれば、トランスポートストリームに含まれる個別情報が記憶された場合、所定の回路への電力の供給を制御するようにしたので、低コストで、かつ容易に、待機電力を減らすことができる。

【図面の簡単な説明】

【図1】本発明を適用した受信装置の一実施の形態の構成を示すブロック図である。

【図2】待ち受け受信処理を説明するフローチャートである。

【図3】MPEG TSを説明する図である。

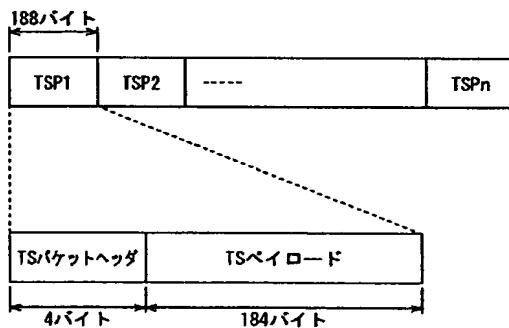
【図4】図2のステップS8のメインマイクロコンピュータの起動処理を説明するフローチャートである。

【図5】図4のステップS33の通常の番組受信処理を説明するフローチャートである。

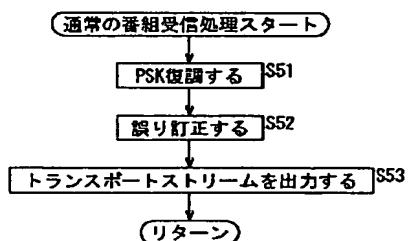
【符号の説明】

1 アンテナ, 2 フロントエンド部, 3 HIマイクロコンピュータ, 4 バックエンド部, 11 RFフロントエンド部, 12 I/Q復調回路, 13 A/Dコンバータ, 14 DSP, 22 デスクランプ, 23 メインマイクロコンピュータ, 24 デマルチブレクサ, 25 ビデオデコーダ, 26 OSD回路, 27 オーディオデコーダ

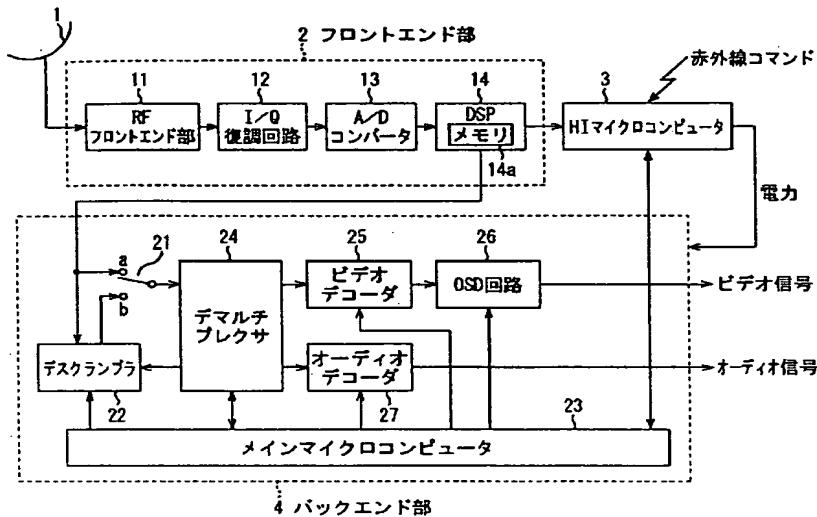
【図3】



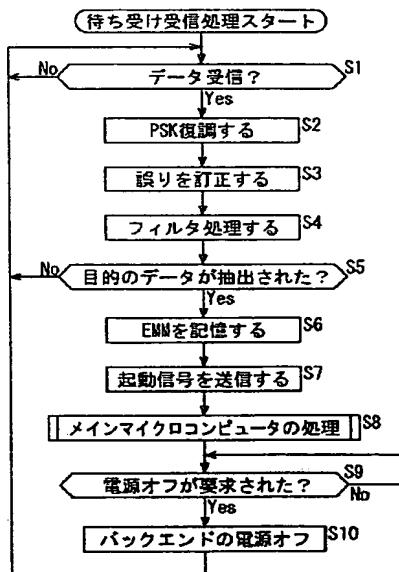
【図5】



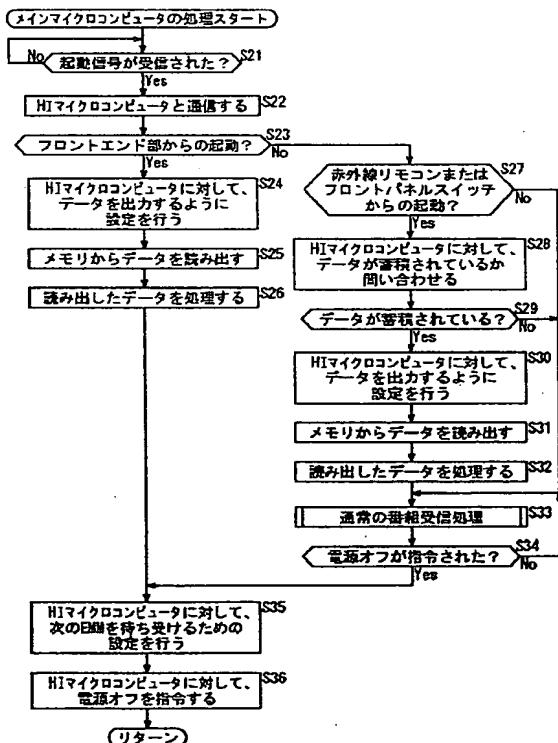
【図1】



【図2】



【図4】



フロントページの続き

(51)Int.Cl.⁷ 識別記号
H 0 4 N 7/16
7/20 6 3 0

F I
H 0 4 N 7/08

テーマコード(参考)
Z

F ターム(参考) SC025 AA21 BA08 DA04 DA05
SC063 AA01 AB03 AB07 AC01 AC10
CA23 CA36 DA03 DA07 DA13
SC064 BA01 BC06 BD08 BD09 BD14
DA02
5K061 AA02 BB10 EF01 JJ06 JJ07